

《自考不难》之四：具体课程学习方法篇(1) PDF转换可能丢失图片或格式，建议阅读原文

https://www.100test.com/kao_ti2020/158/2021_2022__E3_80_8A_E8_87_AA_E8_80_83_E4_c67_158786.htm 《微型计算机及其接口技术》是计算机应用专业(专科)非常重要的一门专业课，也是难度较大的一门课。考生不但要熟悉计算机硬件的功能特点，还要熟练的编制、调试软件，对考生的综合能力要求比较高。本课程的先修课程为：1.模拟电路与数字电路 2.计算机组成原理 3.汇编语言程序设计 《微型计算机及其接口技术》复习大纲是我根据教科书内容反复整理与总结的，剔除了教材上的冗余，精简了基本理论。若考生在读懂、读通教科书的基础上，能全部掌握此大纲的内容(一定要全部掌握，本大纲已经很精简了)，那么通过考试会很有把握的。另外，希望考生准备一本南京大学出版的《微型计算机及其接口技术应试指导》在手边，以便查阅。《微型计算机及其接口技术》复习大纲 第1章微型计算机概论 微处理器----由运算器、控制器、寄存器阵列组成 微型计算机----以微处理器为基础，配以内存以及输入输出接口电路和相应的辅助电路而构成的裸机 微型计算机系统----由微型计算机配以相应的外围设备及其它软件而构成的系统 单片机----又称为“微控制器”和“嵌入式计算机”，是单片微型计算机 单板机----属于计算机系统 总线----是CPU、内存、I/O接口之间相互交换信息的公共通路，由数据总线(双向)、地址总线和控制总线组成 微机系统中的三种总线：1.片总线，元件级总线 2.内总线(I-BUS)，系统总线 3.外总线(E-BUS)，通信总线 第2章80X86处理器 8086CPU两个独立的功能部件：1.执行部

件(EU),由通用计算器、运算器和EU控制系统等组成,EU从BIU的指令队列获得指令并执行

2.总线接口部件(BIU),由段寄存器、指令指针、地址形成逻辑、总线控制逻辑和指令队列等组成,负责从内存中取指令和取操作数

8086CPU的两种工作方式:

- 1.最小方式, MN/MX接5V(MX为低电平),用于构成小型单处理机系统
- 2.最大方式, MN/MX接地(MX为低电平),用于构成多处理机和协处理机系统

支持系统工作的器件:

- (1)时钟发生器, 8284A
- (2)总线锁存器, 74LS373
- (3)总线收发器, 74LS245
- (4)总线控制芯片, 8288

控制信号由CPU提供

指令周期、总线周期、时钟周期的概念及其相互关系:

- 1.执行一条指令所需要的时间称为指令周期
- 2.一个CPU同外部设备和内存储器之间进行信息交换过程所需要的时间称为总线周期
- 3.时钟脉冲的重复周期称为时钟周期
- 4.一个指令周期由若干个总线周期组成,一个总线周期又由若干个时钟周期组成
- 5.8086CPU的总线周期至少由4个时钟周期组成
- 6.总线周期完成一次数据传输包括:传送地址,传送数据

等待周期----在等待周期期间,总线上的状态一直保持不变

空闲周期----总线上无数据传输操作

MMX----多媒体扩展

SEC----单边接口

PENTIUM2的封装技术

SSE----数据流单指令多数据扩展

PENTIUM3的指令集

乱序执行----不完全按程序规定的指令顺序执行(PENTIUM PRO)

推测执行----遇到转移指令时,不等结果出来便先推测可能往哪里转移以便提前执行(PENTIUM PRO)

8086CPU逻辑地址与物理地址的关系:

1. CPU与存储器交换信息,使用20位物理地址
- 2.程序中所涉及

的都是16位逻辑地址 3.物理地址==段基值* 16 偏移地址 4. 20条地址线== 1M , (00000H ~ FFFFFH) ; 16条数据线== 64K,(0000H ~ FFFFH) 5.段起始地址必须能被16整除 8086的结构, 各引脚功能, 全部要掌握(教科书P14 ~ P18) 复位(RESET)时CPU内寄存器状态: 1. PSW(FR)、IP、DS、SS、ES清零 2. CS置FFFFH 3.指令队列变空 8086CPU外部总线16位, 8088CPU外部总线8位 80286CPU: 1. 16位CPU 2.两种工作方式: (1)实地址方式, 使用20条地址线, 兼容8086全部功能 (2)保护虚地址方式, 使用24条地址线, 有16M的寻址能力 80386CPU: 1. 32位CPU 2.数据线32位 3.地址线32位, 直接寻址4GB 4.内部寄存器32位 5.三种存储器地址空间: 逻辑地址, 线性地址, 物理地址 6.三种工作方式: 实方式, 保护方式, 虚拟8086方式 80486CPU: 1.采用RISC 2.集成FPU和CACHE

第3章存储器及其接口 半导体存储器分类:

- 1.随机存取存储器, RAM (1)静态RAM, SRAM (HM6116, 2K * 8) (2)动态RAM, DRAM, 需要刷新电路(2164, 64K * 1)
- 2.只读存储器, ROM (1) PROM, 可编程ROM, 一次性写入ROM (2) EPROM, 可擦除可编程ROM (INTEL2732A, 4K * 8) (3) EEPROM, 电可擦除可编程ROM

半导体存储器的性能指标:

- 1.存储容量
- 2.存取速度(用两个时间参数表示: 存取时间, 存取周期)
- 3.可靠性
- 4.性能/价格比

内存条及其特点:

内存条是一个以小型板卡形式出现的存储器产品, 它的特点是: 安装容易, 便于用户进行更换, 也便于扩充内存容量 HM6116、2164、INTEL2732A的外特性(教科书P50 ~ P53) INTEL2732A的6种工作方式: 1.读 2.输出禁止 3.待用 4.编程 5.编程禁止 6. INTEL标识符 实现片选控制的三种方法: 1.全译码 2.部分译码(可能会产生地址重叠)

3.线选法 地址重叠----多个地址指向同一存储单元 存储器芯片同CPU连接时应注意的问题：1. CPU总线的负载能力问题 2. CPU的时序同存储器芯片的存取速度的配合问题 16位微机系统中，内存存储器芯片的奇偶分体：1. 1M字节分成两个512K字节(偶存储体，奇存储体) 2. 偶存储体同低8位数据总线(D7 ~ D0)相连接，奇存储体同高8位数据总线(D15 ~ D8)相连接 3. CPU的地址总线A19 ~ A1同两个存储体中的地址线A18 ~ A0相连接，CPU地址总线的最低位A0和BHE(低电平)用来选择存储体 4. 要访问的16位字的低8位字节存放在偶存储体中，称为对准字，访存只需要一个总线周期；要访问的16位字的低8位字节存放在奇存储体中，称为未对准字，访存需要两个总线周期 5. 8088CPU数据总线是8位，若进行字操作，则需要两个总线周期，第一个周期访问低位，第二个周期访问高位 存储器的字位扩展，考试必考(教科书P71习题2、习题6) 74LS138的综合应用必须熟练掌握，考试必考：(教科书P55 ~ P58；P71 ~ P72习题7、习题8；P231第五.2题) 1. 存储器芯片的地址范围 2. 地址线的连接(片内地址，片外地址) 3. 数据线的连接 4. 控制线的连接(片选信号CE，写信号WE，输出信号OE等，以上信号都为低电平) 第4章输入输出与中断 I/O接口----把外围设备同微型计算机连接起来实现数据传送的控制电路称为“ 外设接口电路 ”，即I/O接口 I/O端口----I/O接口中可以由CPU进行读或写的寄存器被称为“ 端口 ” 外设接口与CPU的信息传送：1. 外设接口通过微机总线(片总线、内总线、外总线)与CPU连接 2. CPU同外设接口交换的三种信息：(1) 数据信息，包括数字量、模拟量和开关量 (2) 状态信息，表示外设当前所处的工作状态 (3) 控制信息用于控制外设接口的工作

100Test 下载频道开通，各类考试题目直接下载。详细请访问
www.100test.com