2006年4月自考《计算机组成原理》模拟试题 PDF转换可能丢 失图片或格式,建议阅读原文

https://www.100test.com/kao_ti2020/215/2021_2022_2006_E5_B9_ B44 E6 9C c67 215408.htm 全国高等教育自学考试计算机组 成原理模拟试题及解析第一部分选择题(共15分)一、单项 选择题(本大题共15小题,每小题1分,共15分。在每小题列 出的四个备选项中只有一个是符合题目要求的,请将其代码 填写在题后的括号内。错选、多选或未选均无分。)1.若 十进制数据为 137.625,则其二进制数为()。 A

- . 10001001.11 B . 10001001.101 C . 10001011.101 D
- . 1011111.101 【分析】十进制数转化为二进制数时,整数部 分和小数部分要用不同的方法来处理。整数部分的转化采用 除基取余法:将整数除以2,所得余数即为2进制数的个位上 数码,再将商除以2,余数为八进制十位上的数码.....如此反 复进行,直到商是0为止;对于小数的转化,采用乘基取整法 : 将小数乘以2, 所得积的整数部分即为二进制数十分位上的 数码,再将此积的小数部分乘以2,所得积的整数部分为二进 制数百分位上的数码,如此反复.....直到积是0为止。此题经 转换后得八进制数为10001001.101。 【答案】B2.如果[X] 补=11110011,则[-X]补是()。A.11110011B.01110011C .00001100 D .00001101 【分析】不论X是正数还是负数 , 由[X]补求[-X]补的方法是对[X]补求补,即连同符号位一起按 位取反,末位加1。本题[-X]补就是00001101。【答案】D3. 一个n 1位整数移码的数值范围是() A . -2n 1 C . -2n x 2n-1 D . -2 n 1 x 2 n-1 【分析】字长为n 1位,符号位为1 位,则数值位为n位。当表示负数时,符号位为0,数值位全0

为负数且值最小,为-2n;当表示正数时,符号位为1,数值 位全为1时值最大,为2n-1【答案】C4.快速进位加法器的 进位生成信号g和进位传播信号p,其中g和p定义为:gi=xiyi , p=xi yi。第i位加法器产生的进位是()。 A . xi yi B . C . D. xi yi ci 【分析】在设计多位的加法器时,为了加快运算速 度而采用了快速进位电路,即对加法器的每一位都生成两个 信号:进位生成信号g和进位传播信号p其中g和p定义为 : gi=xiyi , p=xi yi。第i位加法器产生的进位:。 【答案】B5 . 原码乘法是()。 A . 先取操作数绝对值相乘,符号位单 独处理 B. 用原码表示操作数, 然后直接相乘 C. 被乘数用 原码表示,乘数取绝对值,然后相乘 D.乘数用原码表示, 被乘数取绝对值,然后相乘【分析】原码一位乘法中,符号 位与数值位是分开进行计算的。运算结果的数值部分是乘数 与被乘数数值位的乘积,符号是乘数与被乘数符号位的异或 。【答案】A6.动态半导体存储器的特点是() A.在工 作中存储器内容会产生变化 B. 每次读出后, 需要根据原存 内容重新写入一遍 C. 每隔一定时间, 需要根据原存内容重 新写入一遍 D. 在工作中需要动态地改变访存地址 【分析】 动态半导体存储器是利用电容存储电荷的特性记录信息,由 于电容会放电,必须在电荷流失前对电容充电,即刷新。方 法是每隔一定时间,根据原存内容重新写入一遍。 【答案 】C7.主存储器和CPU之间增加高速缓冲存储器的目的是()。A.解决CPU和主存之间的速度匹配问题B.扩大主存 储器的容量 C. 扩大CPU中通用寄存器的数量 D. 既扩大主 存容量又扩大CPU通用寄存器数量【分析】高速缓冲存储器 是为提高存储器带宽而在主存储器速度匹配问题。【答案

】A8.指令系统中采用不同寻址方式的目的主要是()。 A . 实现存储程序和程序控制 B . 缩短指令长度 , 扩大寻址空 间,提高编程灵活性 C.可以直接访问外存 D.提供扩展操 作码的可能并降低译码难度 【分析】计算机的指令系统中对 操作数的寻址采用不同的寻址方式,可以在有限的指令代码 长度范围内增加指令的数量,可以扩大对内部存储器的访问 空间,既扩大寻址空间,同时又给程序设计人员提供了更多 编程的灵活性。 【答案】B9 . 单地址指令中为了完成两个数 的算术运算,除地址码指明的一个操作数外,另一个数常采 用()。A.堆栈寻址B.立即寻址C.隐含寻址D.间接 寻址【分析】单地址指令中为了完成两个数的算术运算,除 地址码指明的一个操作数外,另一个数常采用隐含的寻址方 式,这样就可以在指令中省略对另一个操作数的描述,从而 可减少机器指令代码的长度。【答案】C10.从控制存储器 中读取一条微指令并执行相应操作的时间叫()。A.CPU 周期 B. 微周期 C. 时钟周期 D. 机器周期 【分析】各种时 间周期单位的含义如下:CPU周期是指完成一次CPU操作需 要的时间:微周期是指计算机执行一条微指令所需要的时间 ,也就是从控制存储器中读取一条微指令并执行相应操作的 时间;时钟周期是指由计算机内部的时钟发生器所产生的时 钟信号的周期时间,它是所有时间单位中周期最小的机器周 期:指令执行中每一步操作所需的时间,一般以CPU中完成 一个运算操作所需时间作为机器周期的基本时间。【答案 】B11. 微程序控制器比组合逻辑控制器速度要慢,主要是由 于增加了从() 读取微指令的时间。 A . 主存储器 B . 控制 存储器 C. 高速缓存 D. 指令寄存器 【分析】微程序控制方

式下,由于微程序存储在控制存储器内,每一条微指令的执 行都需要对控制存储器进行访问,执行的速度比用组合逻辑 控制器直接产生控制信号的方式慢。 【答案】B12. 串行接 口是指()。A. 主机和接口之间、接口和外设之间都采用 串行传送 B. 主机和接口之间串行传送, 接口和外设之间并 行传送 C. 主机和接口之间并行传送, 接口和外设之间串行 传送 D . 系统总线采用串行总线 【分析】主机的工作速度较 快,因此主机和接口之间采用并行传送;外设的工作速度较 慢,因此接口和外设之间采用串行传送。【答案】C13. " 总线忙"信号由()建立。A.获得总线控制权的设备B. 发出"总线请求"的设备 C. 总线控制器 D. CPU【分析】 在总线控制机制中,准备使用总线的设备向总线控制器发出 "总线请求"由总线控制器进行裁决。如果经裁决允许该设 备使用总线,就由总线控制器向该设备发出一个"总线允许 "信号。该设备接收到此信号后,发出一个"总线忙"信号 用来通知其他设备总线己被占用。当该设备使用完总线时, 将"总线忙"信号撤销,释放总线。【答案】A14.在调频 制记录方式中,是利用()来写0或1。A.电平高低的变化 B. 电流幅值的变化 C. 电流相位的变化 D. 电流频率的变化 【分析】在调频制记录方式中,信息的写入是依靠写入电流 频率的变化来实现的,写1时的电流变化频率是写0时电流变 化频率的2倍。【答案】D15.磁盘存储器的等待时间是指()。 A. 磁盘旋转一周所需的时间 B. 磁盘旋转半周所需的 时间 C. 磁盘旋转2/3周所需的时间 D. 磁盘旋转1/3周所需的 时间【分析】磁盘访问时间包括寻道时间和旋转延迟时间。 寻道时间是将磁头定位到所要求的磁道上所需的时间:旋转

延迟时间是寻道完成后到该道上需要访问的区域到达磁头下的时间。这两个时间都与磁头和数据的位置有关,是随机变化的,因此一般用平均值表示,即将磁盘旋转半周的时间定义为磁盘存储器的等待时间,也称为磁盘的寻址时间。【答案】B[1][2]下一页100Test下载频道开通,各类考试题目直接下载。详细请访问www.100test.com