

数字视频电路新设计原理 PDF转换可能丢失图片或格式，建议阅读原文

https://www.100test.com/kao_ti2020/251/2021_2022__E6_95_B0_E5_AD_97_E8_A7_86_E9_c97_251389.htm 面对高解析视讯的需求，大型家电业者以及半导体业者，都陆续地竞相开发能够进行HDTV影像实时编译码的芯片，以目前来说，针对HDTV影像实时编译码的技术上，大多使用「MPEG-4 AVC/H.264」编译码方式，从2007年开始，相信系统开发业者都能够轻松的取得丰富多彩的H.264编译码芯片。以资料量来看，H.264编解所需的运算量是MPEG-2的6∼.10倍。因此在过去，能够进行H.264编译码的芯片，在数量以及多样化上是极其有限的，而正式展开使用H.264编译码芯片是从2004年，包括PSP、iPod等可携式产品开始采用。以此为应用开端，使得在解析能力上能够让QVGA（320×240画素）面板，达到SDTV（最大720×576画素）规格的播放能力，而到现在为止也已经成为一个主流性的趋势。图说：使用H.264编译码芯片是从2004年，包括PSP、iPod等可携式产品开始采用。（数据源：PANASONIC）紧接下来，从2006年下半年开始，许多业者开始发展符合HDTV规格的数字摄影机，其中的关键点也是因为H.264编译码芯片的普及，因此透过与HDT数字摄影机的采用，H.264编译码芯片的市场规模也迅速地拓展开来。就目前来看，应用在QVGA面板达到SDTV规格播放能力的H.264编译码芯片，在功能性上还未跨入差异化的阶段，由于目前大多的图像处理产品，还处于激烈的低成本化竞争，所以在根本上，还没有实际导入H.264编译码芯片的机会性，所以在实际的产品中采用H.264编译码芯片，只有强调高阶视

讯处理能力PSP的索尼硬盘 / DVD录像机，以及富士的录像机「PvrAlex」等等。就市场的需求而言，导入H.264编译码器芯片，让QVGA的面板达到SDTV播放效果的需求仍旧相当的小，最主要的原因还是在成本与应用上面，因为到目前为止，尚未有杀手级的软件或应用出现，来逼迫这些产品必须完全提供H.264编解能力。以实际的售价或成本来看，目前提供H.264录像功能的DVD相关产品，在包括了SoC和各种中级软件的开发之后，价格有可能往上增加4,000元以上，也就是说消费者在增加花费之后，以现阶段而言根本感受不到具有H.264编译码能力产品的优点，另外在加上，即使利用H.264的高压缩率来减少硬盘的容量，但是目前来说1台硬盘的价格，不管高容量还是低容量，都不会有太大的变化，因此整体零组件的成本却是因为H.264编译码能力而大幅度的增加了。即使产品是以能够大幅度增加录像时间来诉求，但是因为现在硬盘的大容量化技术下，并且可以以低廉的价格取得储存装置的情况下，「增加录像时间」这样的诉求实在是很难对消费者产生一些吸引力。图说：现在硬盘的大容量化技术下，「增加录像时间」这样的诉求实在是很难对消费者产生一些吸引力。（数据源：Krollontrack）HDTV适应件的开发正在进行中 因此现在，大部份的大型家电业者和半导体业者，对于导入H.264编译码能力的产品还是以开发符合HDTV规格的产品为主，因为在符合HDTV规格这部分的产品，看起来好像是数字摄影机和数字相机，似乎比较能够吸引消费者出现期待的心情。另外，利用H.264的压缩技术，提供地面数字广播来传送高压压缩录像的用途，预计也有一定的需求。编译码器芯片的结构有三种 就目前技术而言，期望

能够达到H.264编解能力，主要有3种技术结构。而在这三种技术结构中，因为各有利弊得失，所以必须根据每个产品的本身条件，来判断使用哪种技术。第1种是透过专用的编译码器电路来实现编译码能力，虽然还没有被完全单芯片化，不过日本Techno Mathematical能够提供符合这个条件的软件IP核心，利用SoC(system on a chip)的架构来运行软件IP核心，并且几乎不会造成SoC上的微处理器核心太大的负载，除此之外，如果应用在一般的微处理器上的话，所造成的电力消耗也不大，更不会让芯片的面积增加。因此，这样的技术架构是相当适合应用在消费性产品上的，例如针对电力消耗要求严格的摄影机等等可携式产品上。但是也是有其缺点存在，那就是如果计划增加支持新编译码方式，或变更计算程序的时候，就必须重新设计IP核心和SoC。软件IP核心也可以应用在FPGA上，就目前市场上透过FPGA实现编译码功能的产品有很多，例如，FPGA的领导业者Xilinx和Altera，就已经开发出了适合自己产品的H.264编译码器IP核心，来提供客户设计与采用。图说：软件IP核心也可以应用在FPGA上，就目前市场上透过FPGA实现编译码功能的产品有很多。（数据源：dsp-fpga.com）

另外一种，是合并使用一般的微处理器核心和DSP核心，以及再加上编译码中担任特定运算的加速电路结构。与一切都采用Hard-Wired逻辑电路的结构相比，这种结构可以透过替换使用的软件，来达到适应更多种编译码方式的灵活性。因此，这样架构的好处是，如果以这种结构来开发出SoC，未来在各式各样的产品应用中就能够拥有相当高的弹性度。另一方面因为随着加速电路的进步，更能够将电力消耗和芯片面积控制在比较低的程度，所以也相当适合

应用于可携式的消费性产品。以目前而言，较多采用这种技术结构的是日本瑞萨半导体的「SH-Mobile3A(SH73380)」，和德州仪器适用于数字家电平台「DaVinci」的芯片

「TMS320DM6446」，还有富士通搭载了双微处理器核心「FR450」的芯片「MB93475」等等。利用微处理器核心上运作的中级软件，来实行编译码的运算能力，就结构上是需要透过API，将运算的一部分交付给加速电路，所以一般情况下，在加速电路的部份中，需要开发出针对庞大计算量所需要的「运作检索」的运算功能等。因此在这样的架构下，如何利用运作检索的运算来达到高解析的画质，是各业者所积极开发的电路设计。最后一个技术方式是，利用一般的DSP或处理器，再配合编译码软件的结构。虽然这样方式的灵活性最高，但是其缺点就是一般而言，对于电力消耗和芯片面积都会造成相当性的影像，很难应用于消费性产品，特别是可携式产品。例如，针对德州仪器和Analog Device所开发的DSP，很多业者都设计出了是用的H.264编译码器软件。利用多微处理器实现H.264影像编译码器 其实在芯片上利用多微处理器来实现H.264影像编译码能力，并非是新的想法。不过因为随着CMOS制程技术的进步，硬件芯片和微处理器也开始被整合到单芯片上了。例如最近，整合了DSP核心和微处理器核心的单芯片正被应用到手机中。功能分割和数据分割对于利用多微处理器结构来进行H.264影像编译码系统芯片设计上，从微处理器的使用方法来观察架构的话，可以考虑到功能分割、数据分割、和功能数据分割这3种。所谓功能分割，就是将设计的系统结构利用功能性的观念与以切割，并且分配给各微处理器，以应用产品来说，大多数手机所采用的系统

芯片，就相当用用功能分割这样的方式，例如，可以将控制系统的微处理器和处理数据的DSP，集中到一个芯片上的结构。而数据分割就是，将某个数据群利用多个微处理器来进行同时处理，达到提高处理能力的目的，就像应用在高精细电视的MPEG-2影像编译码，将Slice的数据群分配给3个微处理器进行处理与运算。当然，利用跟踪处理高精细电视的MPEG-2影像编译码器，同样也能够实现功能分割，但是实际上，则必须根据系统的架构来开发出合适的结构。 100Test 下载频道开通，各类考试题目直接下载。详细请访问 www.100test.com