

万兆交换机结构及芯片看最新以太网技术思科认证 PDF转换可能丢失图片或格式，建议阅读原文

https://www.100test.com/kao_ti2020/644/2021_2022__E4_B8_87_E5_85_86_E4_BA_A4_E6_c101_644435.htm

万兆交换机的出现彻底实现了私有网络到大众网络的融合，并且其能够提供在一秒钟超过一千个G的吞吐量，这是传统的交换机所不能做到的。作为兼容于以往的最新以太网技术，万兆以太网不仅仅是以太网的“高速翻版”，万兆以太网第一次提出了万兆广域以太网技术，第一次实现了私有网络到公众网络的融合。同样，作为网络的核心设备，万兆以太网交换机也不仅仅是在已有的千兆以太网交换机上支持万兆的接入模块，它需要新一代的系统设计，包括从交换机体系结构、二/三层技术的更新，到下一代IPv6的缺省支持和有效的带宽管理。近年来，从局域网到城域网，从城域网到广域网，以太网技术以惊人的速度正占据着越来越多的市场，尤其在企业网络和运营商网络中，以太网技术越来越多地成为毫无争议的选择。从快速以太网到千兆以太网，再到万兆以太网，技术上的更新满足了新一代互联网技术所带来的高速带宽增长和新一代应用的需求。下面我们来看一下万兆以太网交换机中的新一代技术。分布式的交换体系 用户投资购买万兆以太网交换机，是因为需要能够在任何情况下线速处理数据包的转发，需要能够处理新一代的互联网应用，如组播应用、流媒体应用、IP语音、下一代互联网IPv6应用.同时也需要交换机能够提供最好的投资保护、能够占用最少的机架空间、能够尽量地节省电量、能够看得见用户的流量等。显然，千兆交换机不能容纳大容量万兆端口的线速转发，目前的千兆交换机只能

够提供几十到几百个G的吞吐量，而新一代的万兆交换机能够提供每秒处理一千个G以上的吞吐。由于如此大的数据吞吐用最高的CPU也不能实现线速转发，所以我们需要专用的网络集成电路芯片(ASIC)，同时需要将数据转发的任务分布到各个模块上实现。分布式系统有不同的实现方式，一种是在传统的交换机技术上将常用的任务转移到本地模块上实现，它可以利用本地的交换矩阵，也可以利用整个交换机的交换矩阵，但是这样的做法显然不是最佳的.另一种做法是彻底地将所有数据转发的任务分布到各个模块并利用本地的大容量交换矩阵实现。所以说，大容量的分布式交换结构最为有效，万兆交换机不仅应该提供大容量的背板交换矩阵，还应该提供大容量的本地交换矩阵，无阻塞的并行交换矩阵是目前最为先进的技术。ASIC与FPGA芯片同时，ASIC提供的是在转发数据时利用专用芯片而不是由CPU来处理。ASIC的衡量标准就是尽可能在芯片级上处理所有的流量转发，但是问题在于ASIC一旦设计之后交换机就不能进行修改。所以我们会选择处理尽可能多的数据转发设计产品，我们会考虑到IPv4的数据包交换和路由、IP组播的数据包，是否能够实现芯片级的数据分流和服务质量保证(QoS)，是否能够实现芯片级的数据限速，数据限速是否可以实现多种方式以及采用信用制而非门票制的方式，是否可以实现策略路由，是否可以实现访问列表控制(ACL)，是否可以实现新一代IPv6的交换和路由，甚至是否可以芯片级采集数据流量等一系列问题。优秀的ASIC设计体现了交换机设计的最高技术。但是，有了分布式的交换体系和优异的ASIC技术还远远不够，由于ASIC的技术一旦实现则不能更改，那么新的技术标准、新的应用

模式将完全利用 CPU来处理，而这样往往给用户带来性能上的损失和业务上的痛苦。解决的办法可以是购买新一代ASIC设计的模块，但是硬件升级可能带来的是昂贵的追加投资。最新的万兆交换机会利用现场可编程门阵列芯片(FPGA)来解决这一缺陷，将新的标准通过软件升级由硬件处理，提供了用户投资的最好保护。100Test 下载频道开通，各类考试题目直接下载。详细请访问 www.100test.com